

Kammer der Technik  
FA Schaltkreissysteme und CAD-Komponenten  
der WS Computer- und Mikroprozessortechnik der KDT

8045 Dresden

den 14. 03. 1989

PSF 29

Arbeitsprogramm

der 26. Arbeitstagung des Fachausschusses  
20.-23.03. 1989 Wartburg-Hotel Eisenach

Beginn 20. 03. 1989, 8.00 Uhr

1. Prof. Möller, TUK: Tutorium zu Stand und Trends bei ASICS
2. Ahrendt, VEB FER SAB Magdeburg: Das Schaltkreiszentrum des Schwermaschinen- und Anlagenbaus
3. Brandt, ebenda: Unterstützung des SK-Entwurfs (ASIC) durch die Integration von Software-Werkzeugen in die SK-CAD-Systeme
4. Uebe, EAB-ZFT Berlin: Entwicklungssystem für programmierbare Logikbauelemente.
5. Dr. Hahn, HFO Frankfurt: Entwurfssystem ISACAD.
6. Sorst, Zeiss-ZMD Dresden: Gate-Array-System U5300.
7. Delor, TU Dresden: Erfahrungen mit dem Entwurf auf Register-Transfer-Niveau an einem praxisrelevanten Schaltungsentwurf.
8. Dr. Sporbert, IH Mittweida: Prüfung von ASICS - Ziele und Lösungsansätze
9. Dr. Heinz, ZKI Berlin: Hardware-Testhilfen für ASIC: Testpfad und LFSR (Diskussionsbeitrag)
10. Dr. Ritter, MME Erfurt: Anwendung statischer CMOS-Schaltungstechniken in anwendungsspezifischen Logikschaltkreisen
11. Dr. Neumann, THI Ilmenau: EPLD-Modul IPLSII
12. Dr. Franke, ZKI Dresden: Anwendungsmöglichkeiten des Programmsystems MIPRE für den ASIC-Entwurf
13. Prof. Issel, IMATH Berlin: Hardwarebeschreibungssprachen.
14. Dr. Witschurke, IMATH Berlin: NBS-84-Sprache, Implementation und Anwendungen
15. Dr. Witschurke, Prof. Issel; IMATH: NBSF - Eine Sprache zur strukturellen Beschreibung von Schaltkreisen
16. Dr. Ahrens; IIR Berlin: Anforderungen an Beschreibungssprachen aus der Sicht des Entwurfes komplexer Rechnersysteme
17. Schwendel, WTZ BuMa Karl-M-Stadt: Entwicklungstendenzen bei PCs
18. Dr. Reinert, IH Mittweida: Ansatz eines "Breitband"-Simulationssystem
19. Dr. Heinz, ZKI Berlin: Vermessung und Abspeicherung dynamischer Gattereigenschaften: Möglichkeiten für schnelle und genaue dynamische Logiksimulation neuer Qualität
20. Arbeitsplan 2. Halbjahr 1989

gez. Prof. Dr. D. Möller  
FA-Vorsitzender ASICS

gez. Prof. Dr. A. Jugel  
FA-Mitglied

FA Schaltkreissysteme und CAD-Komponenten (SK-CAD)  
der WS Computer- und Mikroprozessortechnik der KDT  
Dipl.-Math. M. Roesner, wiss. Sekretär

PSF 29

D r e s d e n

den 30. 01. 1989

8 0 4 5

Telefon: 487.2316

\*: Dr. Kus(-Adolf) Zeck  
(Au)

Herrn Dr.-Ing. Gerd Heinz  
ZKI der AdW  
Abt. 42  
Kunstr. 33  
B e r l i n  
1 0 8 6

Lieber Kollege Dr. Heinz!

Vom 19.-23.03.1989 wird der FA gemeinsam mit dem FA ASIC in Eisenach seine 26. Arbeitstagung durchführen. Hierzu werden Sie eingeladen. Die Tagung findet im HO-Hotel auf der Wartburg, 5900 Eisenach, statt.

Anreise: 19.03.1989 (Sonntag!) Abreise: 23. 03. 1989, mittags  
Tagungsbeginn: 20.03., 8.00 Uhr .

Vorgesehene Schwerpunkte:

1. Tutorium zu Stand und Trends bei ASICs
2. Entwurf von ASIC
  - Maschinenprogrammierbare ASIC (GA, STAZ)
  - Anwenderprogrammierbare ASIC (EPLD, PAL, LCA)
  - Anwendererfahrungen
3. Beschreibungssprachen fuer Schaltkreis- und Gerateentwurf
  - Strukturelle Beschreibungsmittel
  - funktionelle Beschreibungsmittel
4. Entwurf von Schaltkreisen, Baugruppen und Gerateen
  - Architektur von PC-Technik
  - Entwurfsmethodik
  - Hybridschaltkreise
  - Entwurfssoftware
5. Arbeitsplan 2. Halbjahr 1989

Das  
erwartet  
Dank!  
Wir erwarten  
Denken!  
Beitrag!

Wir erwarten Ihre Teilnahme. Verbindliche Anmeldung ist erforderlich, da die ehrenamtlichen Organisatoren dieser Tagung erfahrungsgemäss **große Probleme** bei Nichtanreisen haben. Bitte verwenden Sie den unteren Abschnitt und senden Sie ihn bis zum **01.03.89** an obige Anschrift. Teilnehmer mit eigenem 30-45-minütigen Beitrag werden bevorzugt (bitte **Kurzfassung** von ca. einer Seite beifügen, möglichst aber Material zum Verteilen mitbringen!). Bestellte und nicht in Anspruch genommene Zimmer werden in Rechnung gestellt, wenn keine schriftliche Abbestellung bis zum **10.03.89** erfolgt. Eine Teilnahmebestätigung erhalten Sie nicht. Sofern Sie keine Absage erhalten, ist Ihre Teilnahme gesichert. Bei Vortragsanmeldung bitte angeben, ob ein Rechner (Typ?) zu Vorführungszwecken gewünscht wird (darf nicht Bedingung fuer Vortrag sein!) Bitte beachten Sie, dass wir auch neue Literaturinformationen austauschen wollen und ein Auslegen von relevanten Zeitschriften, Büchern u.dgl. bedeutsam ist.

Mit freundlichen Grüssen

gez. Prof. Dr. D. M 0 1 1 e r  
FA-Vorsitzender ASIC

gez. Prof. Dr. A. J u g e l  
FA-Vorsitzender SK-CAD

Adressat: Manfred Rösner, Robotron Dresden

Dr. G. Heinz  
AdW-ZKI Abt. TS  
Kurstr. 33  
Berlin  
1086

Berlin, den 23.2.89

*Manfred Rösner, Robotron Dresden*

Lieber Manfred!

Vielen Dank fuer Deine Eisenach- Einladung. Anbei meine Teilnahmebestaetigung. Wuerde zwei Beitraege anbieten:

1. Vortrag

" Vermessung und Abspeicherung dynamischer Gattereigenschaften; Moeglichkeit fuer schnelle und genaue dynamische Logiksimulatoren neuer Qualitaet"  
(demnaechst im IEEE- Journal of Solid State Circuits: "Introduction to Gate- Dynamics")

Inhalt:

- Taylorentwicklung digitaler Flanken
- Verzoegeerungsvektoren
- Rechengesetze mit Verzoegeerungsvektoren
- Darstellung von Verzoegeerungspfaden
- Vermessung der Dynamik digitaler Gatter
- Dynamische Transferkennlinienfelder
- Dynamische Eckkenngruessen digitaler Gatter

2. Diskussionsbeitrag

" Hardware- Testhilfen fuer ASIC: Testpfad- und LFSR- Moeglichkeiten"  
(Diskussionsgrundlage)

Inhalt:

- Testpunkte: Steuern oder Beobachten?
- Shift- Register- Latch oder Shift- Register- Flipflop?
- Latch-, Doppelslave-, Common- Slave-Clock-, Synchron- oder Double- Clock- Design? (Scanpath, LSSD, Set/Scan, RAS - Ueberblick)
- Asynchron- Kernproblem: Slavetakt
- Data/ Scan- Umschalter (U5200) oder Data/ Scan- Strobe (LSSD)?
- Asynchrone Shift- Register- Flipflops
- Linear- Feedback- Shiftregister: Signaturgenerierung oder S.-test?
- Hamming- Distanz und Fehlerwahrscheinlichkeit am LFSR

Falls genehm, Rueckruf erwuenscht. Gruss an alle Dresdner!

Gerd