Tagungsgebühren

Die Tagungsgebühr beträgt 150,M (einschließlich Informationsbroschüre) und ist im Tagungsbüro in bar zu entrichten. Die Ausgabe der Teilnehmerkarte erfolgt nach Zahlung der Teilnehmergebühr im Tagungsbüro.

Übernachtungen

Da die Zahl der Tagungsteilnehmer durch die zur Verfügung stehenden Quartiere begrenzt ist, empfehlen wir eine frühzeitige Anmeldung. Die Zuweisung der vorbestellten und reservierten Zimmer für Teilnehmer, die ab 12.2.1990 Unterkunft benötigen, erfolgt im Tagungsbüro. Für Teilnehmer aus dem Ausland und für Teilnehmer mit ungünstigen Fahrverbindungen stehen in begrenztem Umfang Quartiere schon ab 11.2.1990 zur Verfügung. Für diese Teilnehmer erfolgt die Quartierzuweisung mit der Bestätigung der Quartierreservierung. Die Unterbringung der Tagungsteilnehmer erfolgt vorwiegend in 2- und 3-Bettzimmern. Reservierte Übernachtungen, die nicht in Anspruch genommen und nicht spätestens 14 Tage zuvor (Posteingangsstempel!) bei der Tagungsleitung abbestellt wurden, werden in Rechnung gestellt.

Fahrverbindungen

Das Tagungsbüro ist vom Hauptbahnhof Dresden günstig mit den Straßenbahnen Linie 5 und 11, Richtung Plauen. (3.Haltestelle: „Salvador-Allende-Platz") sowie Linie 3 Richtung Südvorstadt (2. Haltestelle „Nürnberger Platz") zu erreichen.
Fahrkartenverkauf: Vorplatz Hauptbahnhof.

Mittagessen

Folgende nahegelegene Gaststätten bieten warmes Mittagessen:

- HOG „An der Universität", 8027 Dresden, Salvador-Allende-Platz
- HOG „Nürnberger Ei", 8027 Dresden, Nürnberger Straße 32
- Betriebsrestaurant der TU-Mensa, Bergstraße/Fritz-Förster-Platz (Eingang Zellescher Weg)

Außderdem besteht die Möglichkeit, im Tagungsbüro Essenmarken für die Betriebsgaststätte der TU Dresden zu erwerben.

G. Heinz

TECHNISCHE UNIVERSITÄT DRESDEN

4. TAGUNG SCHALTKREISENTWURF DRESDEN 1990

vom 12. bis 14. Februar 1990 in Dresden/DDR

Die Sektion Informationstechnik

der Technischen Universität Dresden

lädt Sie herzlich ein zur

4. TAGUNG SCHALTKREISENTWURF

DRESDEN 1990

vom 12. bis 14. Februar 1990

in der

Technischen Universität Dresden

Prof.Dr.sc.techn. W. Cimander
Direktor
der Sektion Informationstechnik

Prof.Dr.sc.techn. H. Elschner
Leiter
des Wissenschaftsbereiches
Bauelemente und Systeme

III/15/4 JG 02/24/90

Die 4. Tagung Schaltkreisentwurf umfaßt

1 Plenarvortrag

20 Übersichtsvorträge
(mit Ü gekennzeichnet, Vortragsdauer 35 min und 5 min Diskussion)

144 Kurzvorträge
(Vortragsdauer 15 min und 5 min Diskussion)

in den Themengruppen:

		Seite
A:	**Halbleiterbauelemente**	3
B:	**Entwurfsmethoden und -systeme**	8
C:	**Schaltkreise und Schaltungsprinzipien**	13
D:	**Systemtheorie**	16
E:	**Meß- und Testmethoden**	18

Tagungsprogramm

(Änderungen vorbehalten)

Montag, 12.2.1990
Barkhausenbau, Hörsaal I/90
11.00 - 12.30 Uhr

Eröffnung und Begrüßung

Plenarvortrag

„Stand und Tendenzen der Mikroelektronik"

Themengruppe A: Halbleiterbauelemente

Montag, 12.2.1990
Barkhausenbau, Hörsaal 106
14.00 - 16.00 Uhr

A 1 Ü D.Landgraf-Dietz; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Funktionselemente und Technologien für höchstintegrierte CMOS-Schaltkreise

A 2 A. Möschwitzer, W. Reinhold, F. Schmidt; TU Dresden
Elektrische Probleme bei höchstintegrierten Halbleiterspeichern

A 3 W.-E. Matzke, R. Richter, B. Heinemann, W. Winkler IHP Frankfurt/O.
Modellierung und Simulation des elektrischen Verhaltens einer Speichermatrix mit BICMOSG Zellen

A 4 W. Winkler, B. Heinemann, W.-E. Matzke, R. Richter IHP Frankfurt/O.
Untersuchungen an Logikgrundschaltungen mit BIMOS-Elementen

A 5 E. Winkler; TH Ilmenau
Ergebnisse der 2D-Simulation von EPROM-Speicherzellen mit TOSCA

16.30 - 17.30 Uhr

A 6 R. Nürnberg; VEB Werk für Fernsehelektronik Berlin
Rechnergestützte Konzeption und Analyse von CCD-Matrixsensoren für Videokameras und Meßsysteme

A 7 W. Beyer; KFA - Institut für Schicht- und Ionentechnik Jülich, BRD
Einfluß der Fermienergie auf die Stabilität des Wasserstoffeinbaus in amorphen Silizium und a-Si-Legierungen

A 8 B. Pappe; VEB Kombinat Mikroelektronik Erfurt
Rekristallisation amorpher Si-Schichten mittels konventioneller Ofentemperung

Dienstag, 13. 2. 1990

Barkhausenbau, Hörsaal 106

8.00 - 10.00 Uhr

A 9 Ü C. Moglestue; Fraunhofer-Institut für Angewandte Festkörperphysik Freiburg
Understanding the physics of semiconductor devices by means of Monte Carlo particle simulation

A 10 B. Zimmermann; Eidgenössische Technische Hochschule Lausanne
Vergleich zwischen gemessenen und berechneten Tunnel- und thermoionischen Emissionsströmen in GaAs-AlGaAs-GaAs-Strukturen

A 11 A. Thiede, H. Elschner, R. Stenzel; TU Dresden
Entwurf GaAs-Komponenten für die Hochgeschwindigkeitsmeßtechnik

A 12 U. Henniger, K.-H. Rooch, R. Stenzel, ZIE Berlin der AdW
Digitale GaAs-IS

A 13 U. Erben, H. Nagel; ZIE Berlin der AdW
Layout- und Technologieentwurf für einen 1 W-GaAs-MESFET

10.30 - 12.30 Uhr

A 14 Ü I. Mojzes; Ungarische Akademie der Wissenschaften - FI für Technische Physik Budapest
New achievements in design and preparation of gaas-based devices

A 15 L. Hulenyi; Slovak Technical University Bratislava
Backgating in ion implandet gaas mesfet

A 16 Ü J. Albrecht; ZIE Berlin der AdW
GaAs-Mikrowellenbauelemente

A 17 Ph. Philippow; VMEI Sofia
GaAs-IC's

14.00 - 16.00 Uhr

A 18 G. Kantelberg, Janke; ZIE Berlin der AdW
Entwicklung eines GaAs-Breitband-MMIC bis 2,0 GHz

A 19 J. Herzog, G. Kantelberg, H. Kostial, M. Pilatzek ZIE Berlin der AdW
Die Delta-Dotierung als zweidimensionales Elektronengas für GaAs-Höchstfrequenz-Bauelemente

A 20 Ü W. Crans, G.J.L. Ouwerling; TU Delft
Inverse process and device modelling

A 21 Ü J. Miller; Trinity College Dublin
New developments in mixed fixed element methods for semiconductor device modelling

16.30 - 17.50 Uhr

A 22 Ü G. Wachutka; Fritz-Haber-Institut der Max-Planck-Gesellschaft Berlin/West
Physikalische Modelle für die gekoppelte Simulation des elektrischen, thermischen und optischen Verhaltens von Halbleiterbauelementen

A 23 V. Ryzhii, Khmyrova; Institute of Physics and Technology Moskau
On the theory of heterojunction bipolar transistors with induced base

A 24 N.Bannov, G. Khrenov; Institute of Physics and Technology Moskau
New efficient Model for mesfet's Monto Carlo particle simulation

Mittwoch, 14. 2. 1990

Barkhausenbau, Hörsaal 106

8.00 - 10.00 Uhr

A 25 Ü S. Buschbeck; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
H. Elschner, A. Möschwitzer, W. Klix, R. Spallek, R. Stenzel; TU Dresden
Methoden und Ergebnisse der Prozeß- und Bauelementesimulation

A 26 D. Bothmann, R. Spallek, R. Vanselow; TU Dresden
F. Richter; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
DUPSIM - 2D-Prozeßsimulation für VLSI-Technologien

A 27 R. Hunlich, U. Krause, R. Model, I. Pomp, I. Schmelzer, H. Stephan, N. Strecker, S. Unger; Institut für Mathematik der AdW
Prozeßsimulator DIOS

A 28 K. Maser; VEB MLS Stahnsdorf
Modelle der Bor- und Phosphordiffusion im Silizium - eine kritische Bestandsaufnahme

A 29 C. Fitzsimons; Trinity College Dublin
Algorithmic advances in three-dimensional semiconductor device modelling

10.30 - 12.30 Uhr

A 30 W. Klix, H. Elschner; TU Dresden
P. Voigt; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
3D-Bauelementesimulation mit dem Programmsystem SIMBA

A 31 K. Gärtner; Institut für Mathematik der AdW
Iterative Algorithmen für die 3D-Bauelementesimulation

A 32 G. Telschow; Institut für Mathematik der AdW
Zur Konvergenz des nichtlinearen Mehrgitteralgorithmus im Falle von Potentialoperatoren

A 33 M.S. Obrecht; Institute of Mechanics, Academy of Sciences Novosibirsk
Numerical aspects of two-dimensional transient modelling of semiconductor devices

A 34 I. Vago; Villamosipari Müszaki Föiskola Budapest
Numerische Methoden der elektromagnetischen Feldberechnung

A 35 J. Berkner; VEB Halbleiterwerk Frankfurt/O.
Modellierung integrierter Strukturen des HFO-ISA-Systems

14.00 - 15.20 Uhr

A 36 K. Lehnert; TU Dresden
Modellierung bipolarer Leistungstransistoren

A 37 St. Rochel; TH Ilmenau
Ladungsorientierte Modellierung für Kurzkanal-MOS-Transistoren

A 38 P. Baumann, M. Shetyan; TH Zwickau
W. Möller; IH Mittweida
Modellierung integrierter Bipolartransistoren

A 39 I. Bremer, J. Borchardt, F. Grund, D. Horn, M. Uhle; Institut für Mathematik der AdW
Elemantarschaltungsmodelle für den Netzwerksimulator MAGNUS

Themengruppe B: Entwurfsmethoden und -systeme

Montag, 12.2.1990

Görgesbau, Hörsaal 226

14.00 - 16.20 Uhr

B 1 G. Neugebauer; VEB Halbleiterwerk Frankfurt/O.
Neue HFO-ISA-Grundchips

B 2 U. Hahn, V. Pissors, H.-M. Sachs, T. Steinmeier; W. Papke VEB Halbleiterwerk Frankfurt/O., TU Dresden
Softwareunterstützung für die neuen ISA-Schaltkreise mit 2-Ebenen-Metallisierung des VEB HFO.

B 3 H. Fulde; VEB Halbleiterwerk Frankfurt/O.
ISA-Layoutentwurf und -verifikation

B 4 W. Wichmann; VEB Halbleiterwerk Frankfurt/O.
Simulation eines ISA-Schaltkreises mit NIFAN

B 5 G. Kotzsch, A. Fröhlich; VEB Halbleiterwerk Frankfurt/O.
Weiterentwicklung der HFO-Schaltplangrafik

B 6 Th. Rehm; VEB Halbleiterwerk Frankfurt/O.
Rationalisierung des interaktiven manuellen Layoutentwurfs bei analogen IC

B 7 H. Rademacher, U. Roßmann; VEB Halbleiterwerk, Frankfurt/O.
NIFAN 2 - ein Programmsystem zur elektrischen Analyse analoger Schaltungen

Dienstag, 13.2.1990

Görgesbau, Hörsaal 226

8.00 - 10.00 Uhr

B 8 Ü J. Fraikin, P. Winkler; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
ASIC - ein effektiver Weg zur Systemintegration

B 9 L. Grobelny, B. Hutschenreiter, M. Näther, J. Dehm VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Testgenerierung und prüffreundlicher Entwurf für ASIC

B 10 W. Arndt; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Systemkonzeption und Datenmodell des Entwurfssystems DESY 5500

B 11 G. Hänsel; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Basissoftware für das ASIC-Entwurfssystem DESY 5500

10.30 - 12.30 Uhr

B 12 Ü K. Tarnay, TU Budapest
Die Anwendung künstlicher Intelligenz im mikroelektronischen Entwurf

B 13 R. Witschurke, K. Bruns, T. Fischer, W. Kubisch, U. Lampe S. Zahn, Institut für Mathematik der AdW
NBSF als Eingabesprache für das System ASIC 5500

B 14 B. Goetze, J. Liske, W. Nehrlich, W. Schade, P. Scheffler B. Stube; Institut für Mathematik der AdW
Lösungsansätze für die globale Phase des Gate-Array-Layoutentwurfs

B 15 T. Steinmeier, TU Dresden
Aus der Natur abgeleitete Plazierungsmodelle

B 16 Th. Förste, P. Meister; Institut für Kosmosforschung der AdW
Spezielle Softwareunterstützung der oberen Entwurfsebene für den ASIC-Entwurf

14.00 - 16.00 Uhr

B 17 Ü O. Manck; TU Berlin (West)
Technologische Basis und Methoden des ASIC-Entwurfs

B 18 P. Schulz, ZKI Dresden
Eine Methode zur Transformation der Strukturbeschreibung von Prozessoren in eine Verhaltensbeschreibung

B 19 H. Pfahlbusch; IHS Mittweida
Entwurf und Simulation von freiwählbaren PLA- und PAL-Strukturen auf Arbeitsplatzrechentechnik

B 20 A. Uebe, VEB Elektroprojekt und Anlagenbau Berlin
Programmierbare Logikbauelemente

B 21 F. Kamrad; WPU Rostock
Multitask-Programmiertechniken für CAD-Aufgaben

Mittwoch, 14.2.1990

Görgesbau, Hörsaal 226

8.00 - 10.00 Uhr

B 22 H. Eberius, W.Groß, M. Hannemann, U. Jörges, V. Pissors
TU Dresden
LADY ein Entwurfssystem für den blockorientierten Entwurf von Kundenwunschschaltkreisen

B 23 M. Elgner, M. Baier, U. Gärtner, H.-G. Martin
W. Schwarzer, ZKI Dresden
HIRMOS - ein Programmsystem zur interaktiven Layoutsynthese auf der Basis des freien Blockentwurfs

B 24 M. Weber; Humboldt-Universität Berlin
Layout-Generatoren und Werkzeuge zu deren Entwurf

B 25 M. Weese; Humboldt-Universität Berlin
Zur Arbeit mit Makros beim Layoutentwurf

B 26 M. Gieseler; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Hardware- und Masterentwurf für ein VLSI-ASIC-System

10.30 - 12.30 Uhr

B 27 H. Becher; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Probleme des Layoutentwurfs und der Peripheriegestaltung bei einer 1,0 µm-CMOS-Technik

B 28 S. Ritter; Forschungszentrum Mikroelektronik Erfurt
Grundstrukturierung aktiver Gebiete für anwendungsspezifische CMOS-Logikschaltkreise

B 29 V. Boos; VEB Mikroelektronik Erfurt
Automatische Generierung von CMOS-Layoutzellen

B 30 G. Junker; VEB Mikroelektronik Erfurt
Ein neues Layout-Daten-Management-System

B 31 P. Hennig, S. Ritter; VEB Mikroelektronik Erfurt
Layoutoptimierung von Gate-Array-Schaltkreisen

B 32 K. Laubner, R. Schüffny, J. Müller; TU Dresden
Erfahrungen mit dem Tabellensimulator TABSIM bei der Modellierung komplexer Logik

14.00 - 15.00 Uhr

B 33 P. Schulz; ZKI Dresden
Timinganalyse von synchronen digitalen Schaltungen

B 34 W. Papke; TU Dresden
Modellierung reeller Bauelementefunktionen durch ereignisorientierte Logiksimulation

B 35 M. Schütz, U. Gloss; VEB Keramische Werke Hermsdorf
Schaltungsanalyseprogramm KWH-DYNA für PC's A7150 bis AT-kompatible mit grafisch interaktivem Dialog

Mittwoch, 14.2.1990

Toeplerbau, Hörsaal 317

8.00 - 10.00 Uhr

B 36 E. Fügert, U. Porsch, St. Purkert, R. Mayas, H. Trenkner
TU Karl-Marx-Stadt
ZEISIG - Logiksimulator im CAD-System ARCHIMEDES für U5300

B 37 K. Eichhorn, E. Fügert, J. Schmidt, TU Karl-Marx-Stadt
Möglichkeiten der Parallelisierung von Aufgaben der Logiksimulation

B 38 R. Mayas, J. Paulick, S. Purkert; TU Karl-Marx-Stadt
PC-GAD3 - Ein Programmsystem zum strukturellen Gate-Array-Entwurf für das System U 5300 auf PC-Technik

B 39 M. Feustel, T. Gottwald, R. Kämpfe
VEB Robotron-Buchungsmaschinenwerk Karl-Marx-Stadt
Werkzeuge zur Entwurfsunterstützung von Gate-Array- und Standzellen-Schaltkreisen auf PC-Technik

B 40 F. Dresig, U. Landmann, B. Meyer, C. Zimmermann,
TU Karl-Marx-Stadt
Von DDL zu NBS - Beiträge zum Logikentwurf mittels XBOOL

B 41 B. Steinbach, TU Karl-Marx-Stadt
Dekompositorische Synthese mehrstufiger kombinatorischer Schaltungen

10.30 - 12.30 Uhr

B 42 Ü A. Kaesser; Gesellschaft für Mathematik und Datenverarbeitung MBH
Erfahrungen und Ergebnisse im E.I.S.-Projekt

B 43 U. Knoth, D. Müller, C. Zimmermann, TU Karl-Marx-Stadt
Analyse auf Register-Transfer-Niveau beschriebener Systeme

B 44 D. Nagel; VEB Halbleiterwerk Frankfurt/O.
ROMGEN - Ein Programmsystem zur automatischen ROM-Generierung

B 45 L. Quäck, ZKI Dresden
Modellierung von Systemeigenschaften eines komplexen Prozessorschaltkreises mit Petri-Netzen

B 46 E. Oberst; ZKI Dresden
Rechnergestützter Entwurf einer Pipeline-Steuerung

14.00 - 15.00 Uhr

B 47 F. Grunert; Kombinat VEB CZ Jena
Aufbau, Organisation, Schnittstellen und Ergebnisse des ASIC-Entwurfszentrums Jena im KCZ

B 48 Krusche, Pritzsche; VEB "Fritz Heckert" Karl-Marx-Stadt
ASIC-Einsatz im Werkzeugmaschinensteuerungsbau - Erfahrungen bei Einsatzvorbereitung und Entwurf

B 49 R. Döhler, G. Herrmann; VEB Klingenthaler Harmonikawerke
TU Karl-Marx-Stadt
Erfahrungen beim Entwurf eines Gate-Array-Schaltkreises für die Musikelektronik

Themengruppe C: Schaltkreise und Schaltungsprinzipien

Montag, 12.2.1990

Barkhausenbau, Hörsaal I/90

14.00 - 16.40 Uhr

C 1 Ü G. Zimmer; Universität Duisburg
Die Evolution der Mikroelektronik von der Digitaltechnik zur Mikrosystemtechnik

C 2 W. Klein; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
E. Oberst; ZKI Dresden der AdW
Der Signalprozessor U 320C20

C 3 G. Thierfelder, T. Weber; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Verifikation des Schaltkreises U 320C20 mit dem Programmsystem DIES

C 4 M. Christov, R. Lange; TU Dresden
Architekturbewertung von RISC-Prozessoren

C 5 Ü M. Krauß, A. Scade, H. Schniek; VEB Forschungszentrum Mikroelektronik Dresden
W. Reinhold; TU Dresden
Systemkonzept und Schaltungstechnik von 4 MBit-DRAM's

C 6 A. Scade; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Ableitung technologischer Forderungen aus Schaltungsstrukturen höchstintegrierter dynamischer Speicher

Dienstag, 13.2.1990

Barkhausenbau, Hörsaal I/90

8.00 - 10.00 Uhr

C 7 W.-J. Fischer, A. Scade, J. Dobritz; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Architektur und Schaltungsprinzipien eines 1 MBit-CMOS-dRAM

C 8 W. Reinhold, F. Schmidt, J. Tack; TU Dresden
Quasistatischer und dynamischer Offset von Sensorverstärkern in DRAMs

C 9 Th. Köhler; VEB Forschungszentrum Mikroelektronik Dresden im KCZ
Konstruktion und Auswertung von Parameter-Testfeldern

C 10 A. Delor; TU Dresden
Entwurf von Schaltungskomplexen für die digitale Signalverarbeitung auf Register-Transfer-Niveau

C 11 A.C. Davies; City University London
Modelling and simulation of the metastable dynamics of flip-flop

C 12 G. Heinz; ZKI Berlin der AdW
Vermessung und Modellierung dynamischer Eigenschaften integrierter MOS-Gatter

10.30 - 12.30 Uhr

C 13 Ü W. Mathis; TU Braunschweig
Beiträge zur Entwicklung einer Entwurfsumgebung für analoge Schaltungen

C 14 Ü R. Kramski; VEB Halbleiterwerk Frankfurt/O.
Einsatz von BiCMOS-Technologien für die analoge/digitale Signalverarbeitung

C 15 O. Reszkowski; VEB Halbleiterwerk Frankfurt/O:
Vorstellung ausgewählter analoger und digitaler BiCMOS-Schaltungen einer Zellenbibliothek

C 16 L. Richter; VEB Halbleiterwerk Frankfurt/O.
Neue Isolations- und Schaltungstechniken für BiFET-Operationsverstärker

14.00 - 15.40 Uhr

C 17 R. Schledz; VEB Halbleiterwerk Frankfurt/O.
Neue Schaltungstechniken für kurvenkorrigierte Bandgap-Referenzen

C 18 R. Gläßer; VEB Halbleiterwerk Frankfurt/O.
Entwurf von AD-Wandlern für den Hochgeschwindigkeitsbereich

C 19 M. Schütz, D. Berndt; VEB Keramische Werke Hermsdorf
Hybride 14- und 16-Bit DA-Wandler aus dem VEB Keramische Werke Hermsdorf: Funktionsweise und Anwendungen

C 20 V. Doroshev; V. Yamny; TU Minsk
Hochgeschwindigkeits-A/D-Wandler mit gesteuerter Wandlercharakteristik (russ.)

C 21 N. Greitschus, F. Böldt; TU Dresden
Messung der Aperturzeit und deren Unsicherheit bei Sample and Hold-Schaltungen

Mittwoch, 14.2.1990

Barkhausenbau, Hörsaal I/90

8.00 - 10.00 Uhr

C 22 H. Beikirch, A. Meusling; TU Magdeburg
Sensorsignalerfassung mit Gate-Array-Schaltkreis

C 23 B. Hebmüller; VEB Schwermaschinen- und Anlagenbau Magdeburg
Der anwendungsspezifische Schaltkreis DK 705 als Realisierungsbeispiel für das ISA-System

C 24 C. Illgen; VEB Werk für Fernsehelektronik Berlin
U 5201 FC-207 - Ein Gate-Array-Schaltkreis für den Weißabgleich

C 25 G. Herrmann, Döhler; TU Karl-Marx-Stadt
Erfahrungen beim Entwurf eines Gate-Array-Schaltkreises für die Musikelektronik

C 26 G. Schoof, J. Niendorf; VEB Halbleitwerk Frankfurt/O.
CMOS-EMR für Konsumgüteranwendungen

C 27 R. Schmidt, TH Ilmenau
Th. Jährling; ZIE Berlin der AdW
Entwurf und Technologie einer monolithisch integrierten optoelektronischen Empfängerschaltung

Themengruppe D: Systemtheorie

Montag, 12.2.1990

Toeplerbau, Hörsaal 317

14.00 - 16.00 Uhr

D 1 Ü G. Wunsch; TU Dresden
Eine allgemeine Theorie der Prozesse

D 2 Ü W. Matthis; TU Braunschweig
Eine algebraische Begründung der Operatorenrechnung

D 3 P. Möbius; TU Dresden
Klassifikation integrabler Systeme

D 4 H.-J. Lange; Humboldt-Universität Berlin
Spektrale Darstellung linearer Operatoren im Hilbert-Raum

16.30 - 17.30 Uhr

D 5 R. Kuhrt; Humboldt-Universität Berlin
Variationstechnung in der Systemtheorie

D 6 S. Reich; TU Dresden
Algebro-Differentialgleichungen

D 7 A. Reibiger; K.Witte; TU Dresden
Graphoidale Netzwerke und Bondgraphen

Dienstag, 13.2.1990

Toeplerbau, Hörsaal 317

8.00 - 10.00 Uhr

D 8 M. Locke, TH Leipzig
Ein systemtheoretischer Ansatz zur Beschreibung von Expertensystemen

D 9 T. Reichardt; TH Leipzig
Eine systemtheoretische Beschreibung wissenschaftsverarbeitender Systeme und kognitiver Prozesse auf der Basis des allgemeinen dynamischen Systems

D 10 E.-G. Woschni; TU Karl-Marx-Stadt
Auswirkung einer Signalverarbeitung auf den Abtastfehler

D 11 H.-J. Thomaneck; IHS Mittweida
Algorithmen zur Signalentdeckung in additiven nichtgaußschen Störungen

D 12 W. Schwarz, N. Nenkov; TU Dresden
Signal- und Systemanalyse mit charakteristischem und Kumulantenfunktional

D 13 H. Schreiber, W. Schwarz; TU Dresden
Signalformende Systeme

10.30 - 12.30 Uhr

D 14 H. Uhlmann, J. Teske; TH Ilmenau
Anwendung der Poincare-Halbabbildung zur globalen Analyse des nichtlinearen rückgekoppelten T-Brückenoszillators

D 15 S. Tanzke; TH Ilmenau
Zur dynamischen Analyse stark nichtlinearer autonomer Netzwerke

D 16 A.C. Davies; City University London
Limit cycles and chaos from overflow non-linearities of digital filters

D 17 F. Leimer, T. Kilias; TU Dresden
Chaos und Synchronisation

D 18 F. Böhme, TU Dresden
Verhaltensanalyse amplitudengeregelter Oszillatoren

D 19 T. Kilias, L. Fenerdjiew; TU Dresden
Die Dichtefunktion - eine Beschreibungsform chaotischer Signale

14.00 - 15.00 Uhr

D 20 R. Merker, A. Schubert, A. Urbaszek; TU Dresden
Systematischer Entwurf systolischer Arrays mit DESA

D 21 N. Petkov; Universität Erlangen
FIR and IIR filters in a bidirectional systolic array with 100% efficiency

D 22 R. Wyrzykowski; Politechnikum Czestochowa, VR Polen
Multifunktionale systolische Prozessoren zur Lösung von Aufgaben der linearen Algebra (russ.)

Themengruppe E: Meß- und Testmethoden

Montag, 12.2.1990

Barkhausenbau, Hörsaal 205

14.00 - 16.00 Uhr

E 1 L. Benke, H. Elschner, A. Mögel, J.-U. Schlüßler, St. Weiße; TU Dresden
FLASH - ein flexibles Analysesystem für die Hochgeschwindigkeitselektronik

E 2 R. Pilz; ZKI Dresden der AdW
Labormeßtechnik als Bestandteil der SK-Meß- und Testtechnik

E 3 St. Braun; ZKI Dresden der AdW
Eine Lösung für Hardwarerealisierungen zu SK-Inbetriebnahmemessungen

E 4 S. Frei; ZKI Dresden der AdW
Präzisionsmechanische Probleme der SK-Meß- und Testtechnik

E 5 U. Henniger; ZKI Dresden der AdW
Adapter für ON-WAFER-Messung an Hochgeschwindigkeits IC's

E 6 H. Seidler, R. Naumann, M. Adam; TU Dresden
Entwurf eines Patterngenerators unter Einbeziehung der Testbarkeitsanalyse zur Erhöhung der Testbarkeit seiner Baugruppen

16.30 - 18.10 Uhr

E 7 Ü J. Milner; City University London
Measurment in education

E 8 R. Neumann, H. Seidler, U. Frühauf; TU Dresden
Patterngenerator und Logikanalysator bei der Zwischen- und Endprüfung digitaler Funktionsgruppen

E 9 V. Doroshev, V. Yamny; Universität Minsk
Tester für Reaktionszeiten von superschnellen Komparatoren (russ.)

E 10 V. Yamny, V. Doroshevi; Universität Minsk
Die Messung der dynamischen Parameter von Operationsverstärkern im Nanosekundenbereich (russ.)

Dienstag, 13.2.1990

Barkhausenbau, Hörsaal 205

8.00 - 10.00 Uhr

E 11 G. Rödig; TU Dresden
AD-Wandlung und Rückerkennung periodischer Signale - Messung und Genauigkeit von Transientenrecordern

E 12 M. Adam; TU Dresden
Quantitative Bewertung der Prüffreundlichkeit elektronischer Baugruppen mit Hilfe von Testbarkeitsanalyseverfahren

E 13 Ü Rößler, Hecker, Frey, Blech, Hemmann, Grimm; VEB Kombinat Mikroelektronik Erfurt
Fehleranalyse in VLSI-Schaltkreisen

E 14 W. Hoppe, M. Kittler; IHP Frankfurt/O. der AdW
D. Krüger; VEB Halbleiterwerk Frankfurt/Oder
Einsatz von Elektronenstrahldiagnose-Verfahren zur Fehleranalyse mikroelektronischer Bauelementestrukturen und Schaltkreise

E 15 H. Bergner, T. Damm, U. Stamm, FSU Jena
Untersuchung interner logischer Pegel von Hochfrequenz-Schaltkreisen mit dynamischem OBIC

10.30 - 12.30 Uhr

E 16 J. Schneider; FZ des Werkzeugmaschinenbaus Karl-Marx-Stadt
ASIC-Einsatz im Werkzeugmaschinensteuerungsbau - Probleme der Anwendermeßtechnik und Qualitätssicherung

E 17 T. Musiol; IfK Berlin der AdW
Software-Werkzeuge zur Verhaltensverifikation analoger und digitaler Schaltungen

E 18 J. Norden; IfK Berlin der AdW
Strategie zur ASIC-Prototypenverifikation

E 19 T.Q. Le, B. Steinbach; TU Karl-Marx-Stadt
Entwurf testbarer kombinatorischer Schaltungen

E 20 H.-B. Bemmann, J.-M. Trauzettel; IH Mittweida
Softwarewerkzeuge zur Testsatzgenerierung für den digitalen IN-CIRCUIT-Test

E 21 G. Otte, W.Vermeiren; ZKI Dresden der AdW
Aspekte der Testgenerierung für Prozessoren

14.00 - 14.40 Uhr

E 22 S. Kleinert; IH Mittweida
Schalthäufigkeitsuntersuchungen in kombinatorischen Schaltungen

E 23 T.A. Silayeva; MAI Moskau
Tools for reliable software design for VLSI

Mittwoch, 14.2.1990

Barkhausenbau, Hörsaal 205

8.00 - 9.40 Uhr

E 24 Ü St. Weiße; TU Dresden
Stand und Tendenzen zur Testunterstützung und zum Selbsttest höchstintegrierter Speicherschaltkreise

E 25 F. Winkler; IH Mittweida
Pseudozufallsselbsttest

E 26 R. Karger; TU Dresden
Selbstteststrukturen für digitale Schaltkreise

E 27 F. Börner; Institut für Mathematik der AdW
Fehlerbildanalyse in großen Matrizen

Organisatorische Hinweise

Tagungsort

Technische Universität Dresden

Hörsaal Barkhausenbau I/90	Zugang Georg Schumann-Straße 11
Hörsaal Barkhausenbau 106	Zugang Ecke Helmholtz-/Mommsenstraße
Hörsaal Barkhausenbau 205	Zugang Ecke Helmholtz-/Mommsenstraße
Hörsaal Toeplerbau 317	Zugang Mommsenstraße 10
Hörsaal Görgesbau 226	Zugang Helmholtzstraße 9

Anschrift der Tagungsleitung

Technische Universität Dresden

Sektion 9 Informationstechnik

4. Tagung Schaltkreisentwurf

Mommsenstraße 13

DDR - 8027 Dresden

Telefone: 4 63 21 56, 4 63 33 26

Telex: 2278

Tagungsbüro

Während des Kolloquiums befindet sich das Tagungsbüro im Foyer des Hörsaales I/90 im Barkhausenbau, Georg-Schumann-Straße 11

Öffnungszeiten am 12.2.1990 von 8.30 Uhr bis 18.00 Uhr
am 13. und 14.2.1990 von 7.30 Uhr bis 17.00 Uhr

Telefon: 4 63 51 15

Teilnahmemeldung

Zur Anmeldung für die Tagung füllen Sie bitte
- Teilnahmemeldung (und bei Bedarf) Quartierbestellung
- Anschrift der Rückantwortkarte zur Quartierbestätigung

vollständig aus.

Senden Sie diese Unterlagen bis 20.1.1990 an die Tagungsleitung zurück!

Bite auf **einem** Kartensatz nur **einen** Teilnehmer anmelden! Bei Bedarf können weitere Anmeldekarten von der Tagungsleitung angefordert werden.